

日本国特許庁  
JAPAN PATENT OFFICE

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出願年月日      2002年10月21日  
Date of Application:

出願番号      特願2002-305632  
Application Number:

[ST. 10/C] :      [JP2002-305632]

出願人      株式会社デンソー  
Applicant(s):

2003年 8月 8日

特許庁長官  
Commissioner,  
Japan Patent Office

今井康夫

出証番号 出証特2003-3063969

【書類名】 特許願

【整理番号】 PSN578

【提出日】 平成14年10月21日

【あて先】 特許庁長官殿

【国際特許分類】 H02M 3/155

【発明者】

【住所又は居所】 愛知県刈谷市昭和町1丁目1番地 株式会社デンソー内

【氏名】 金山 光浩

【発明者】

【住所又は居所】 愛知県刈谷市昭和町1丁目1番地 株式会社デンソー内

【氏名】 板橋 徹

【発明者】

【住所又は居所】 愛知県刈谷市昭和町1丁目1番地 株式会社デンソー内

【氏名】 石川 貴規

【特許出願人】

【識別番号】 000004260

【氏名又は名称】 株式会社デンソー

【代理人】

【識別番号】 100106149

【弁理士】

【氏名又は名称】 矢作 和行

【電話番号】 052-220-1100

【手数料の表示】

【予納台帳番号】 010331

【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【プルーフの要否】 要

【書類名】 明細書

【発明の名称】 電子制御装置

【特許請求の範囲】

【請求項 1】 多層基板に形成され、外部から供給される電源電圧を所望の電圧に変換する電源回路を有する電子制御装置であって、

前記電源回路は、前記電源電圧が入力端に与えられ、デューティ駆動されるスイッチング素子と、前記スイッチング素子の出力端に接続され、前記スイッチング素子からの電圧によって出力電圧を形成する出力電圧形成回路とを有し、さらに、

前記出力電圧形成回路と接続され、当該出力電圧形成回路のグランド電位を規定する出力電圧形成回路グランド配線パターンと、

前記多層基板に形成され、前記電子制御装置を構成する各回路のグランド電位を規定する共通グランド配線パターンと、

前記出力電圧形成回路グランド配線パターンと前記共通グランド配線パターンとを接続する接続部とを備えたことを特徴とする電子制御装置。

【請求項 2】 前記出力電圧形成回路は、チョークコイルとコンデンサとの平滑化回路と、この平滑化回路に対して並列接続され、前記スイッチング素子がオフされたときに、前記チョークコイルに対して電流を還流させる還流素子とを備え、前記平滑化回路と前記還流素子との一端がそれぞれ前記出力電圧形成回路グランド配線パターンに接続されることを特徴とする請求項 1 に記載の電子制御装置。

【請求項 3】 前記平滑化回路と前記還流素子間の前記出力電圧形成回路グランド配線パターンによるインピーダンスは、前記接続部のインピーダンスよりも小さいことを特徴とする請求項 2 に記載の電子制御装置。

【請求項 4】 前記スイッチング素子の入力端には、チョークコイルとコンデンサとからなる入力側平滑化回路が接続され、前記電源電圧が平滑化された後に前記スイッチング素子の入力端に与えられるものであり、前記入力側平滑化回路の一端が前記出力電圧形成回路グランド配線パターンに接続されることを特徴とする請求項 1 乃至請求項 3 のいずれかに記載の電子制御装置。

**【請求項 5】** 前記出力電圧形成回路グランド配線パターンは、前記多層基板の表層に形成されるとともに、前記接続部は、前記多層基板の表層に形成された前記出力電圧形成回路グランド配線パターンと内層に形成された前記共通グランド配線パターンとを層間接続する層間接続部として構成されることを特徴とする請求項 1 乃至請求項 4 のいずれかに記載の電子制御装置。

**【請求項 6】** 前記出力電圧形成回路グランド配線パターンは、前記共通グランド配線パターンとは異なる多層基板の内層に形成されるとともに、前記接続部は、前記多層基板の異なる内層に形成された前記出力電圧形成回路グランド配線パターンと前記共通グランド配線パターンとを層間接続する層間接続部として構成されることを特徴とする請求項 1 乃至請求項 4 のいずれかに記載の電子制御装置。

**【請求項 7】** 前記接続部は、前記多層基板の配線層間を電気的に接続するためのビアホールもしくはその内部に導電材料を形成するスルーホールを介して、前記出力電圧形成回路グランド配線パターンと前記共通グランド配線パターンとを接続することを特徴とする請求項 1 乃至請求項 6 のいずれかに記載の電子制御装置。

#### 【発明の詳細な説明】

##### 【0001】

##### 【発明の属する技術分野】

本発明は、外部から供給される電源電圧を所望の電圧に変換する電源回路を有する電子制御装置に関するものである。

##### 【0002】

##### 【従来の技術】

従来、電子制御装置の電源回路として、電力損失を低減可能な、スイッチングレギュレート動作によって所望の電圧を出力する電源回路が知られている。例えば、特許文献 1 に記載されている電源回路では、図 8 に示すように、外部電圧を入力端に与えられる出力トランジスタ 1 のベースに制御回路 5 が接続される。この制御回路 5 は、出力トランジスタ 1 をスイッチング動作させるための方形波信号の生成と、そのスイッチング動作において、発生すべき出力電圧に応じたデュ

ーティ比の制御を行なう。その出力トランジスタ1の出力端には、チョークコイル7とコンデンサ2とからなる平滑化回路、及びその平滑化回路と並列にダイオード6が接続される。

#### 【0003】

出力トランジスタ1が制御回路5によってスイッチングオンされると、出力トランジスタ1から出力される電圧によって、図8において矢印Aに示す経路に従って電流が流れ、チョークコイル7を介してコンデンサ2が充電される。そして、出力トランジスタ1がスイッチングオフされると、チョークコイル7に蓄えられたエネルギーは、矢印Bに示すように、すなわち、還流ダイオード6、チョークコイル7及びコンデンサ2からなる閉回路において、電流を流し続けようとする。なお、コンデンサ2は、出力トランジスタ1のオン・オフによらず、負荷（回路等）に電源電圧を供給しており、出力トランジスタ1のオン時には、放電量よりも充電量が多いため、コンデンサ2の端子電圧は上昇し、出力トランジスタ1のオフ時には、コンデンサ2の端子電圧は低下する（図9参照）。

#### 【0004】

このとき、例えば、制御回路5はこのコンデンサ2の端子電圧を監視し、その端子電圧が所定の範囲に収まるように、出力トランジスタ1の駆動デューティを制御する。これにより、電源回路から所望の略直流電圧を出力させることができる。

#### 【0005】

【特許文献1】 特開平9-37545号公報

#### 【0006】

##### 【発明が解決しようとする課題】

ここで、車両や家電製品等を電子的に制御する電子制御装置は、年々、その機能が高度化されているため、その電子制御装置を構成する回路規模も拡大の一途を辿っている。このため、電子部品の実装効率を向上するために、電子制御装置の回路基板として、内層にも配線層を有する多層基板を採用することが普及しつつある。

#### 【0007】

しかしながら、上述したスイッチングレギュレート動作を行なう電源回路を備えた電子制御装置の回路基板として多層基板を採用した場合、以下に説明するような問題が生じる。

#### 【0008】

多層基板を回路基板とする場合、電子制御装置を構成する各電子回路に対して共通のグランド配線パターンを多層基板の内層に設け、各電子回路のグランド端子をその共通グランド配線パターンに接続するように構成される。これは、個々の回路に個別にグランド配線パターンを設ける場合に比較して、グランド配線パターンを効率的に形成できるためである。

#### 【0009】

従って、上述したスイッチングレギュレート動作を行なう電源回路のチョークコイル7とコンデンサ2とからなる平滑化回路、及びダイオード6のグランド端子を、共通のグランド配線パターンに接続したとする。すると、上述したようなスイッチング動作に伴って、図8に矢印A及び矢印Bで示す経路で繰り返し大きな電流が流れる。

#### 【0010】

ここで、多層基板の内層に形成される共通グランド配線パターンも抵抗成分等のインピーダンスを持っている。このため、平滑化回路及びダイオード6のグランド端子から共通グランド配線パターンへ大きな電流が流れることにより、それらの接続部位の電位が僅かながら変動する。このとき、電子制御装置を構成する回路として、共通グランド配線パターンによるグランド電位を基準として作動する、例えばA/Dコンバータを有していると、グランド電位の変動により、高精度なアナログ-デジタル変換を行なうことが困難となる。

#### 【0011】

本発明は、かかる従来の問題点を鑑みてなされたもので、電源回路を備えた電子制御装置の回路基板として多層基板を採用した場合であっても、共通グランド配線パターンの電位の変動を抑制することが可能な電子制御装置を提供することを目的とする。

#### 【0012】

**【課題を解決するための手段】**

上記目的を達成するために、請求項1に記載の電子制御装置は、多層基板に形成され、外部から供給される電源電圧を所望の電圧に変換する電源回路を有する電子制御装置であって、

電源回路は、電源電圧が入力端に与えられ、デューティ駆動されるスイッチング素子と、スイッチング素子の出力端に接続され、スイッチング素子からの電圧によって出力電圧を形成する出力電圧形成回路とを有し、さらに、

出力電圧形成回路と接続され、当該出力電圧形成回路のグランド電位を規定する出力電圧形成回路グランド配線パターンと、

多層基板に形成され、電子制御装置を構成する各回路のグランド電位を規定する共通グランド配線パターンと、

出力電圧形成回路グランド配線パターンと共通グランド配線パターンとを接続する接続部とを備えたことを特徴とする。

**【0013】**

請求項1に記載の電子制御装置によれば、上述したように、電子制御装置の各回路共通のグランド配線パターンとは別に、出力電圧形成回路用のグランド配線パターンを設けた。このため、スイッチング素子がデューティ駆動されたとき、スイッチング素子の出力端に接続された出力電圧形成回路から出力電圧形成回路グランド配線パターンに大きな電流が流れ込んで電位変動を生じさせても、共通グランド配線パターンは接続部を介して大きな電流の流れる経路（出力電圧形成回路グランド配線パターン）からは分離されているので、その電位変動の影響が共通グランド配線パターンに及ぶことを抑制することができる。このため、グランド電位を基準として作動する、例えばA/Dコンバータのような回路が共通グランド配線パターンに接続されている場合であっても、その回路は高精度な作動を維持できる。

**【0014】**

請求項2に記載したように、出力電圧形成回路は、チョークコイルとコンデンサとの平滑化回路と、この平滑化回路に対して並列接続され、スイッチング素子がオフされたときに、チョークコイルに対して電流を還流させる還流素子として

代表的なダイオードとを備え、平滑化回路と還流用ダイオードとの一端がそれぞれ出力電圧形成回路グランド配線パターンに接続されるように構成することができる。

#### 【0015】

電源回路が降圧型の電源回路となるように、出力電圧形成回路を、チョークコイルとコンデンサとからなる平滑化回路と還流用ダイオードとから構成すると、従来の技術の欄において説明したように、スイッチング素子のオン・オフ時に平滑化回路及び還流用ダイオードから出力電圧形成回路グランド配線パターンに大きな電流が流れ、その接続部位の電位が変動する。従って、上述したように、共通グランド配線パターンは接続部を介して大きな電流の流れる経路（出力電圧形成回路グランド配線パターン）から分離することにより、その電位変動の影響が共通グランド配線パターンに及ぶことを抑制できるのである。

#### 【0016】

なお、電源回路としては、降圧型電源回路に限らず、スイッチング素子がスイッチング動作を行なうものであれば、例えば昇圧型や反転型等の電源回路として構成しても良い。

#### 【0017】

また、還流素子としては、ダイオードに限らず、還流動作を行なうものであればよく、例えばMOSFETトランジスタ等を採用することもできる。

#### 【0018】

請求項3に記載したように、平滑化回路と還流素子間の出力電圧形成回路グランド配線パターンによるインピーダンスは、接続部のインピーダンスよりも小さいことが好ましい。これにより、スイッチング素子のオフ時に、平滑化回路と還流素子からなる閉回路に流れる電流は、そのほとんどが出力電圧形成回路グランド配線パターンを経由して流れることになる。このため、より一層、共通グランド配線パターンに対する電位変動の影響を抑制することができる。

#### 【0019】

請求項4に記載したように、スイッチング素子の入力端には、チョークコイルとコンデンサとからなる入力側平滑化回路が接続され、電源電圧が平滑化された

後にスイッチング素子の入力端に与えられるものであり、入力側平滑化回路の一端が出力電圧形成回路グランド配線パターンに接続されることが好ましい。

#### 【0020】

このように、電源電圧を入力側平滑化回路によって平滑化した上でスイッチング素子に与えることにより、スイッチング素子がオンした瞬間にスイッチング素子の出力端に接続された平滑化回路へと流れる大きな電流が、入力側平滑化回路のコンデンサから一時的に供給されて、入力側平滑化回路のチョークコイルにより入力側電源からの電流流入を緩やかに変動するように作用する。このため、入力側電源から電子制御装置までの配線経路に生じる急峻な電流変化によるノイズを抑制することができる。また、何らかの要因によって入力側電源の電圧が瞬間に変動した場合であっても、安定した電圧をスイッチング素子に与えることができる。そして、このような入力側平滑化回路を設けた場合には、スイッチング素子のオン時に、入力側平滑化回路からスイッチング素子の出力端に接続された平滑化回路へと大きな電流が流れる。従って、入力側平滑化回路のグランド配線パターンへの接続部位にも電位変動が生ずる。そのため、この入力側平滑化回路も、共通グランド配線パターンではなく、出力電圧形成回路グランド配線パターンに接続することにより、入力側平滑化回路によって生ずる電位変動の影響が共通グランド配線パターンに及ぶことを抑制できる。

#### 【0021】

請求項5に記載したように、出力電圧形成回路グランド配線パターンは、多層基板の表層に形成されるとともに、接続部は、多層基板の表層に形成された出力電圧形成回路グランド配線パターンと内層に形成された共通グランド配線パターンとを層間接続する層間接続部として構成されることが好ましい。

#### 【0022】

このように、出力電圧形成回路グランド配線パターンを多層基板の表層に形成することにより、出力電圧形成回路のグランド端子をグランド配線パターンへ接続する際に、配線を引き回す必要がないので、配線によるインピーダンスを低減することができる。この結果、スイッチング素子のオン、オフ時に出力電圧形成回路から出力電圧形成回路グランド配線パターンへ流れる電流は、その出力電圧

形成回路グランド配線パターンを流れ易くなり、共通グランド配線パターンへの電位変動の影響を一層低減することができる。

#### 【0023】

請求項6に記載したように、出力電圧形成回路グランド配線パターンは、共通グランド配線パターンとは異なる多層基板の内層に形成されるとともに、接続部は、多層基板の異なる内層に形成された出力電圧形成回路グランド配線パターンと共通グランド配線パターンとを層間接続する層間接続部として構成しても良い。つまり、出力電圧形成回路グランド配線パターンは、必ずしも多層基板の表層に形成せずとも、多層基板の内層に形成しても良い。但し、配線インピーダンスを低減するためには、電源回路の実装位置とできるだけ、近接した位置に出力電圧形成回路グランド配線パターンを形成することが好ましい。

#### 【0024】

請求項7に記載したように、接続部は、多層基板の配線層間を電気的に接続するためのビアホールもしくはその内部に導電材料を形成するスルーホールを介して、出力電圧形成回路グランド配線パターンと共通グランド配線パターンとを接続することができる。

#### 【0025】

出力電圧形成回路グランド配線パターン及び共通グランド配線パターンは、各回路におけるグランド電位を規定するものであるので、比較的大きな面積を持った配線パターンとして構成される。これに対して、出力電圧形成回路グランド配線パターンと共通グランド配線パターンとを接続する接続部を、ビアホールもしくはその内部に導電材料を形成するスルーホールから構成すると、通常、ビアホール径もしくはスルーホール径は、非常に小さいため、各グランド配線パターンと比較して大きな配線インピーダンスを持つことになる。このため、上述したように、出力電圧形成回路グランド配線パターンにおいて電位変動が生じても、共通グランド配線パターンにその影響が及ぶことを抑制できるのである。

#### 【0026】

##### 【発明の実施の形態】

以下、本発明の実施の形態を図面に基づいて説明する。

### 【0027】

図1は、本実施形態における電子制御装置1の概略構成を示す構成図である。図1に示すように、本実施形態における電子制御装置1は、外部電源7からの電源電圧を所望の電圧に変換し、その電圧を電子制御装置1のマイコン3、入力回路4、駆動回路5等の内部回路に供給する電源回路2を備える。この電源回路2の構成については後に詳細に説明する。

### 【0028】

電子制御装置1は、各種のセンサからの入力信号に対してフィルタリング処理等を行なう入力回路4を有している。この入力回路4によって処理されたセンサ信号は、例えばマイコン3に内蔵されたA／D変換器6によってアナログ一デジタル変換される。そして、マイコン3は、デジタル化したセンサ信号等に基づいて、所定の演算を行い、その演算結果に応じて各種の電子負荷を駆動する為の制御値を決定する。その制御値に応じた制御信号が、駆動回路5に出力され、これにより、各種の電子負荷が駆動回路によって駆動される。

### 【0029】

次に、電源回路2の構成に関して、図3に基づいて詳細に説明する。なお、図3は、電源回路2の駆動部2bの回路構成を示す回路構成図である。

### 【0030】

まず、電源回路2は、図1に示すように、制御部2aと駆動部2bとから構成される。制御部2aは、後述する駆動部2bのスイッチング素子（パワーMOSFET）のゲートに制御信号を出力して、スイッチング素子をデューティ駆動する。すなわち、制御部2aはスイッチング素子をデューティ駆動するための方形波信号の生成と、発生すべき電圧値等に基づいて、その方形波信号のデューティ比の制御を行なう。

### 【0031】

電源回路2の駆動部2bは、図3に示すように、外部電源7からの電源電圧を入力する入力端側に接続された、入力側平滑化回路を備えている。この入力側平滑化回路は、チョークコイル21及びコンデンサ22とから構成される。この入力側平滑化回路は、チョークコイル21とコンデンサ22との作用により、外部

電源7から供給される電源電圧を平滑化してコンデンサ22に蓄える。これにより、例えば外部電源7の電源電圧が瞬間に変動した場合であっても、安定した電圧をコンデンサ22からスイッチング素子29に与えることができる。なお、入力側平滑化回路のコンデンサ22の一端は、後述するように、接地点26にてグランド電位を規定するグランド配線パターン20に接続される。

#### 【0032】

スイッチング素子29は、例えばnチャネルパワーMOSFETによって構成される。前述した制御部2aからの制御信号は、このパワーMOSFET29のゲートに与えられる。なお、入力側平滑化回路のコンデンサ22の端子電圧は、パワーMOSFETのドレインに接続される。そして、パワーMOSFETの出力であるソースが、出力側平滑化回路に接続される。

#### 【0033】

出力電圧形成回路としての出力側平滑化回路は、チョークコイル24とコンデンサ25とから構成される。また、この出力側平滑化回路と並列に還流用ダイオード23が接続される。そして、出力側平滑化回路のコンデンサ25の一端は、接地点28にてグランド配線パターン20に接続され、還流用ダイオード23のアノードが、接地点27にてグランド配線パターン20に接続される。

#### 【0034】

なお、電源回路2は、上述した構成を備えることによって、パワーMOSFET29がデューティ駆動（スイッチング動作）されたとき、図8に示す従来の電源回路と同様に、所望の電圧値の直流電圧を出力する（図9参照）。

#### 【0035】

次に、上述した構成を有する電子制御装置1を多層基板15に形成した場合の構成について図2を用いて説明する。なお、図2は、多層基板15に電子制御装置1を形成した場合の、多層基板断面を示す断面図である。

#### 【0036】

図2に示すように、多層基板15の一表面には、各種の素子や電子部品が実装されている。例えば、入力回路4はフィルタ用コンデンサ4aを備え、このフィルタ用コンデンサ4aの電極が、多層基板15の表層に形成された配線パターン

31におけるランドとはんだ等によって接続される。同様にして、マイコン3を構成するLSI素子や電源回路2の駆動部2bを構成するコンデンサ22, 25や還流用ダイオード23が、それぞれ多層基板15の表層の配線パターン31と接続されている。

#### 【0037】

多層基板15の表層、内層には、上述した素子や電子部品を相互に接続する配線パターン31に加え、素子、部品、回路に対してグランド電位を規定するための共通グランド配線パターン30が形成されている。この共通グランド配線パターン30は、図1に示すように、電子制御装置1の外部のグランド電位となる端子等と接続されている。

#### 【0038】

さらに、本実施形態における多層基板15においては、電源回路2の駆動部2b専用のグランド配線パターン20が、多層基板15の表層に設けられている。すなわち、上述した電源回路2の駆動部2bを構成するコンデンサ22, 25及び還流用ダイオード23のグランド端子が、駆動部2b専用のグランド配線パターン20に各々の接地点26～28において接続されている。そして、駆動部2b専用のグランド配線パターン20は、ビアホールに形成された層間接続部32を介して、共通グランド配線パターン30に接続されている。

#### 【0039】

なお、多層基板15は、例えばガラスエポキシ樹脂を絶縁体とし、銅箔をパテニングした配線パターンと交互に積層することによって構成することができる。その他にも、多層基板15は、セラミック多層基板を採用しても良いし、絶縁体として熱可塑性樹脂を採用しても良い。

#### 【0040】

また、グランド配線パターン20, 30を含む配線パターン同士を層間接続するには、例えばレーザー等を用いてビアホールを形成し、そのビアホール内に銅めっき処理によって銅を析出すれば良い。これにより、所望の位置で異なる層に形成された配線パターン同士を電気的に接続することができる。なお、層間接続は、めっきによらず、例えば導電性ペーストをビアホールに充填することによつ

て行なっても良い。

#### 【0041】

上述のように構成された本実施例による電子制御装置1の作用について、以下に説明する。

#### 【0042】

電子制御装置1の電源回路2においては、外部電源7が供給する電源電圧を降圧して、所望の直流電圧を発生させるために、スイッチング素子であるパワーMOSFET29が制御信号に従ってデューティ駆動される。

#### 【0043】

パワーMOSFET29が制御信号によってオンされると、入力側平滑化回路のコンデンサ22に充電された電荷により、パワーMOSFET29、出力側平滑化回路のチョークコイル24を介して、出力側平滑化回路のコンデンサ25に電流が流れる。このとき、図4(a)の点線で示すように、電流は入力側平滑化回路、出力側平滑化回路及びグランド配線パターン20によって形成される閉回路内を流れることになる。

#### 【0044】

ここで、パワーMOSFET29がオンした瞬間においては、コンデンサ22に充電された電荷による電流が一気に流れ始めるため、入力側平滑化回路及び出力側平滑化回路には大きな電流が流れるとともに、特に、出力側平滑化回路においては、その電流の変化も大きい。このため、図5のタイムチャートに示すように、パワーMOSFET29がオンした瞬間に、本来、グランド電位に維持されるべき、出力側平滑化回路のコンデンサ25の接地点28におけるグランド配線パターン20の電位が変動する。これは、所定の大きさに形成されるグランド配線パターン20も抵抗成分等のインピーダンスを持っているためである。なお、図5には示していないが、入力側平滑化回路のコンデンサ22から大きな電流が流れるため、その接地点26におけるグランド配線パターン20の電位も多少変動する。

#### 【0045】

また、パワーMOSFET29がオフされると、出力側平滑化回路のチョーク

コイル24に蓄えられたエネルギーが、図4（b）に示すように、還流ダイオード23、チョークコイル24、コンデンサ25、及びグランド配線パターン20からなる閉回路において、電流を流し続けようとする。このチョークコイル24に蓄えられたエネルギーによって電流が生じた瞬間は、大きな電流が流れるので、図5に示すように、還流ダイオード23の接地点27及び出力側平滑化回路のコンデンサ25の接地点28におけるグランド配線パターン20の電位が変動する。

#### 【0046】

このような電位変動が、共通グランド配線パターン30において生じた場合、その共通グランド配線パターン30におけるグランド電位を基準として作動する回路（例えばA/D変換器6）の動作精度が低下してしまうという問題が生ずる。このため、本実施形態では、電子制御装置1の各回路共通のグランド配線パターン30とは別に、電源回路2の駆動部2b専用のグランド配線パターン20を設けた。このため、パワーMOSFET29がデューティ駆動されて、グランド配線パターン20の各接地点26, 27, 28において、グランド配線パターン20に大きな電流が流れ込んで電位変動を生じさせても、その電位変動の影響が共通グランド配線パターン30に及ぶことを抑制することができる。

#### 【0047】

このとき、図1に示すように、各接地点26, 27, 28間のグランド配線パターン20によるインピーダンス $Z_{p1}$ ,  $Z_{p2}$ が、層間接続部32のインピーダンス $Z_v$ より小さくなるように構成されている。すなわち、グランド配線パターン20はグランド電位を規定するものであるので、比較的大きな面積を持った配線パターンとして構成される。これに対して、グランド配線パターン20と共通グランド配線パターン30とを接続する層間接続部32は、微小径のビアホール内に形成された導電材料から形成される。従って、層間接続部32は、グランド配線パターン20と比較して大きな配線インピーダンスを持つことになる。このため、上述したように、グランド配線パターン20において電位変動が生じても、電流のほとんどは、図1に実線矢印で示すグランド配線パターン20を経由した閉回路を通るため、共通グランド配線パターン30にその影響が及ぶことを抑制できるのである。

### 【0048】

また、本実施形態においては、電源回路2の駆動部2b専用のグランド配線パターン20を多層基板15の表層に形成した。このため、駆動部2bを構成するコンデンサ22、25や還流用ダイオード23のグランド端子をグランド配線パターン20へ接続する際に、配線を引き回す必要がない。従って、配線によるインピーダンスの増加を防止することができる。これにより、パワーMOSFET29のデューティ駆動時に、より一層、駆動部2bからグランド配線パターン20へ流れ易くなり、共通グランド配線パターン30への電位変動の影響をさらに低減することができる。

### 【0049】

(変形例)

上述した実施形態による電子制御装置1においては、電源回路2の駆動部2b専用のグランド配線パターン20を多層基板15の表層に形成した。しかしながら、このグランド配線パターン20は、必ずしも多層基板15の表層に形成する必要はなく、多層基板15の内層に形成しても良い。例えば、図6に示すように、多層基板15における各種部品の実装面に近い内層に、駆動部2b専用のグランド配線パターン20Aを設けても良い。この場合、駆動部2bを構成するコンデンサ22、25や還流用ダイオード23のグランド端子は、多層基板15の表層に形成された配線パターンのランドに接続され、このランドが層間接続部32Aを介してグランド配線パターン20Aに接続されることになる。このように構成しても、駆動部2b専用のグランド配線パターン20Aを共通グランド配線パターン30と分離して設けることができるので、上述した実施形態とほぼ同様の効果を奏することができる。

### 【0050】

但し、図6に示す構成の場合、駆動部2bとグランド配線パターン20A間の配線インピーダンスを低減するために、電源回路2の実装位置とできるだけ近接した位置にグランド配線パターン20Aを形成することが好ましい。

### 【0051】

また、上述した実施形態においては、電源回路2の駆動部2b専用のグランド

配線パターン20と共にグランド配線パターン30とをビアホール内にめっき等の導電材料を設けて層間接続を行なったが、図7に示すように、スルーホール40内に導電材料を設けて、グランド配線パターン20Aと共にグランド配線パターン30とを電気的に接続しても良い。この場合、グランド電位に多少の変動が生じても、動作に影響のない部品35のグランド接続端子のスルーホール40を介して、両グランド配線パターン20A, 30を接続することにより、その接続経路を兼用することができる。

### 【0052】

なお、上述した実施形態においては、電源回路2は降圧型の電源回路として構成されていた。しかしながら、降圧型電源回路に限らず、スイッチング素子によってスイッチングレギュレート動作を行なうものであれば、例えば昇圧型や反転型等の電源回路として構成しても良い。

### 【0053】

また、上述した実施形態においては、パワーMOSFETの入力側及び出力側に平滑化回路を設けたが、入力電源から装置までの配線が短い場合や、その配線経路上にノイズの影響を受けやすいラジオ等の無線受信器などが無いなどの場合においては、入力側平滑回路は省略しても良い。

### 【図面の簡単な説明】

【図1】実施形態に係わる電子制御装置1の概略構成を示すブロック構成図である。

【図2】多層基板15に電子制御装置1を形成した場合の、多層基板断面を示す断面図である。

【図3】電源回路2の駆動部2bの回路構成を示す回路構成図である。

【図4】(a)はパワーMOSFETがオンされたときの電流の流れる経路を示す説明図であり、(b)はパワーMOSFETがオフされたときの電流の流れる経路を示す説明図である。

【図5】パワーMOSFETがオン・オフされたときに、駆動部2bを構成するコンデンサ22, 25及び還流用ダイオード23のグランド配線パターン20への接地点26, 27, 28における電位変動の様子を示すタイムチャートで

ある。

【図6】変形例による電子制御装置1の構成を示す断面図である。

【図7】その他の変形例による電子制御装置1の構成を示す断面図である。

【図8】従来例による電源回路の構成を示す回路構成図である。

【図9】従来例による電源回路の出力電圧を示すグラフである。

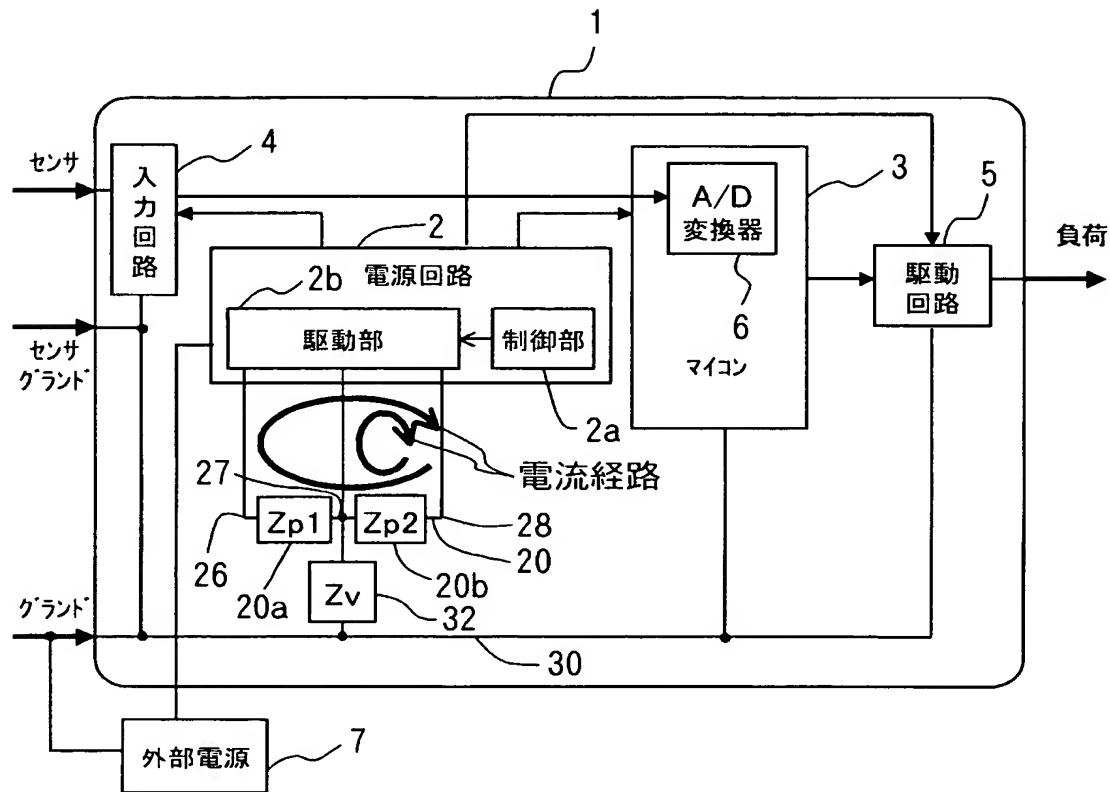
#### 【符号の説明】

- 1 電子制御装置
- 2 電源回路
- 3 マイコン
- 4 入力回路
- 5 駆動回路
- 6 A／D変換器
- 7 外部電源
- 20 電源回路専用のグランド配線パターン
- 21 入力側平滑化回路のチョークコイル
- 22 入力側平滑化回路のコンデンサ
- 23 還流用ダイオード
- 24 出力側平滑化回路のチョークコイル
- 25 出力側平滑化回路のコンデンサ
- 26, 27, 28 接地点
- 29 パワーMOSFET
- 30 共通グランド配線パターン
- 31 配線パターン
- 32 層間接続部

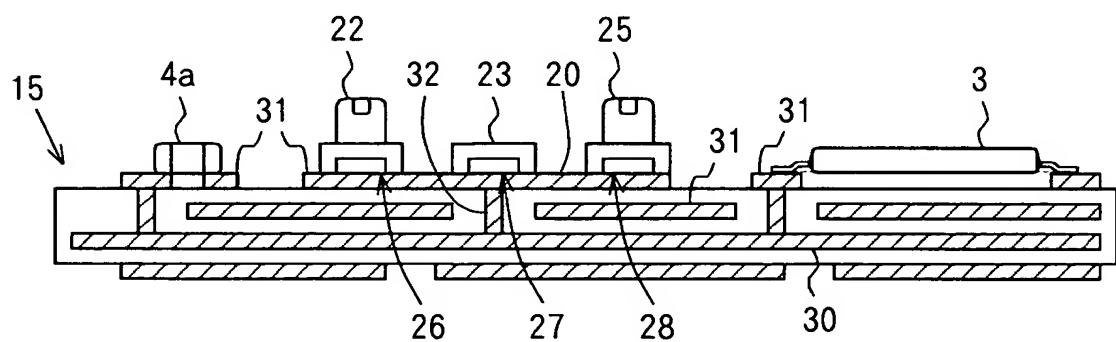
【書類名】

図面

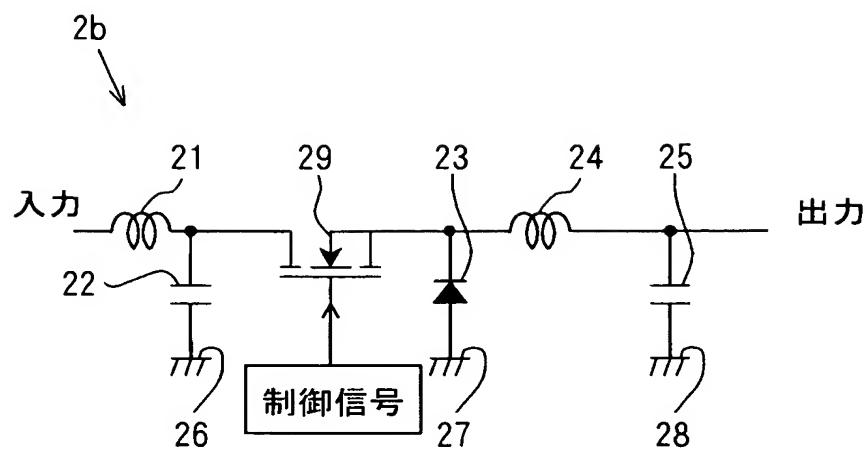
【図 1】



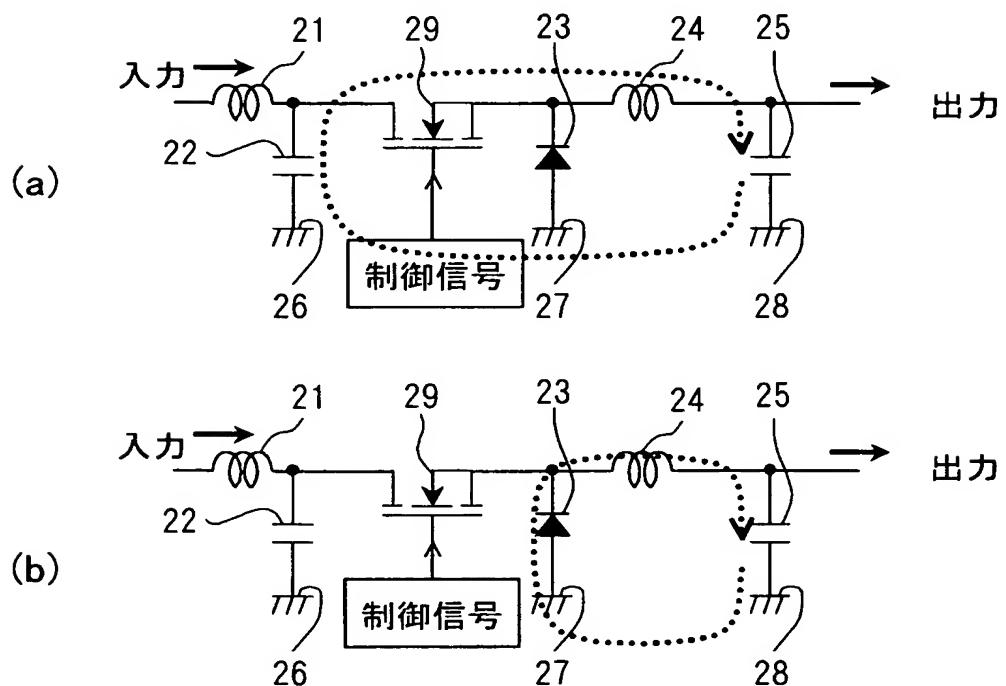
【図 2】



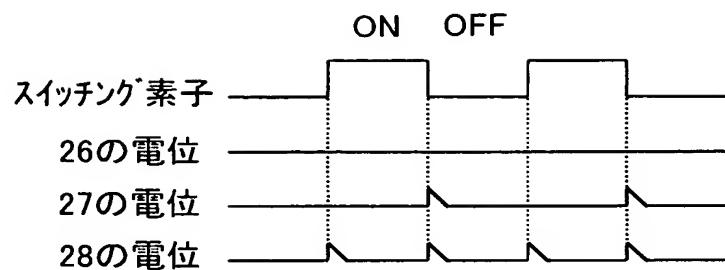
【図3】



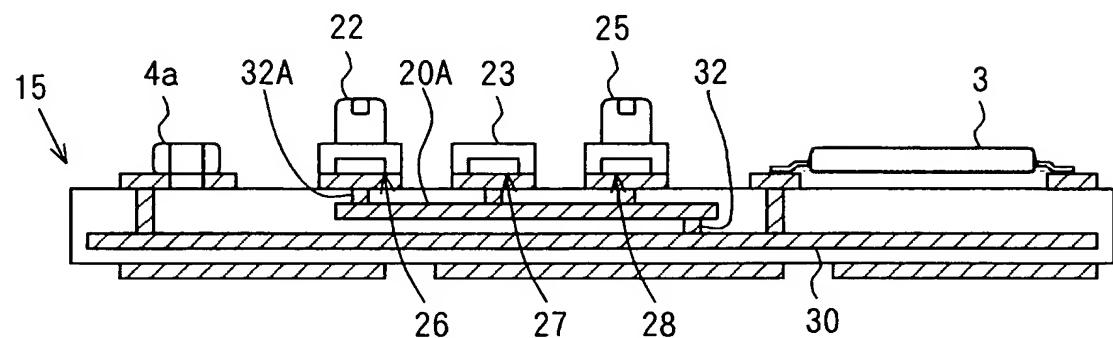
【図4】



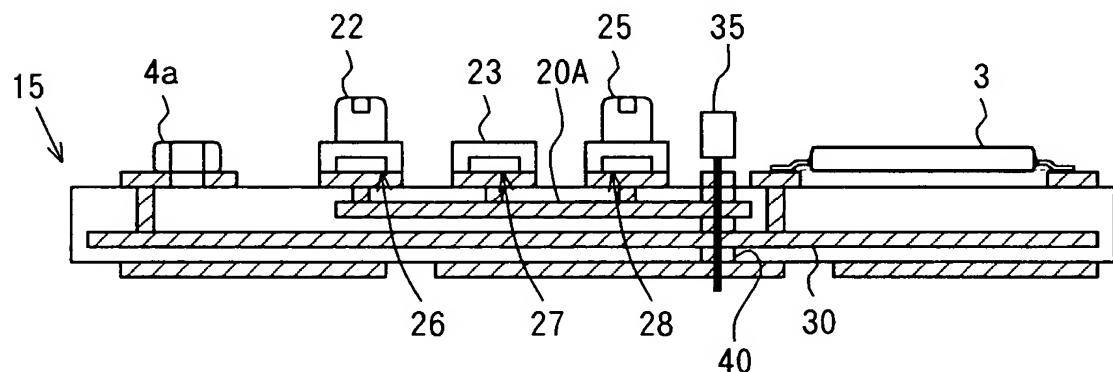
【図 5】



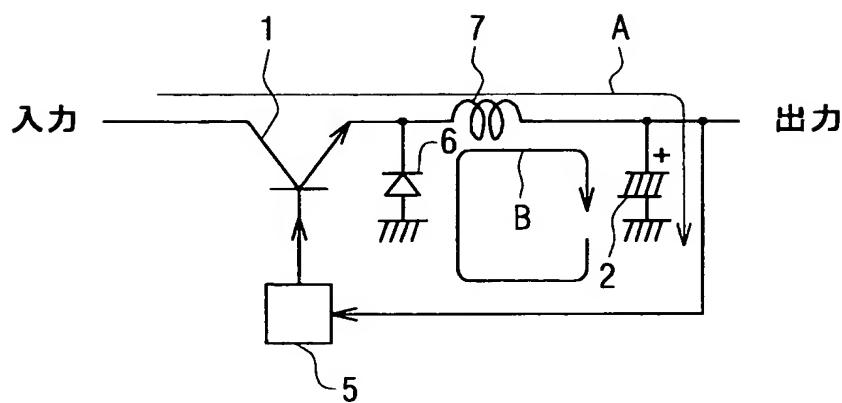
【図 6】



【図 7】

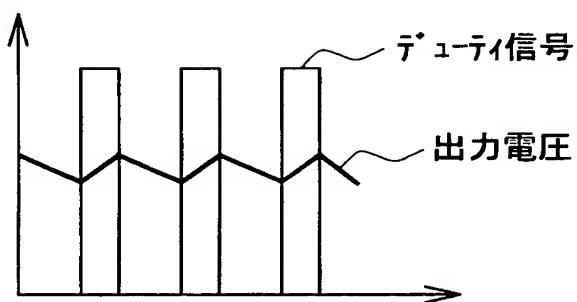


【図8】



【図9】

電圧



【書類名】 要約書

【要約】

【課題】 スイッチング電源回路を備えた電子制御装置を多層基板に実装した場合に、多層基板の共通グランド配線パターンの電位変動を抑制すること。

【解決手段】 電子制御装置1の各回路の共通グランド配線パターン30とは別に、電源回路2専用のグランド配線パターン20を設け、これらのグランド配線パターン20, 30をビアホールに形成された層間接続部32によって接続した。これにより、電源回路2のスイッチング素子がオン・オフされてグランド配線パターン20に電位変動が生じても、その電位変動の影響が共通グランド配線パターン30に及ぶことを抑制することができる。このため、グランド電位を基準として作動する、例えばA/Dコンバータのような回路が共通グランド配線パターン30に接続されている場合であっても、その回路は高精度な作動を維持できる。

【選択図】 図1

特願 2002-305632

出願人履歴情報

識別番号 [000004260]

1. 変更年月日 1996年10月 8日

[変更理由] 名称変更

住所 愛知県刈谷市昭和町1丁目1番地  
氏名 株式会社デンソー